

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-68708

(P2001-68708A)

(43) 公開日 平成13年3月16日 (2001.3.16)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テ-コ-ト* (参考)
H 0 1 L 31/04		H 0 1 L 31/04	H 5 F 0 4 5
21/205		21/205	5 F 0 5 1

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21) 出願番号 特願平11-243359

(22) 出願日 平成11年8月30日 (1999.8.30)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 磯村 雅夫

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

(74) 代理人 100111383

弁理士 芝野 正雅

Fターム(参考) 5F045 AA08 AB03 AB04 AC01 AD06

AD07 AE19 AF03 AF07 AF12

AF13 BB08 BB16 CA13 DA51

DA52 DA61

5F051 AA03 CA04 CB12 CB29 DA04

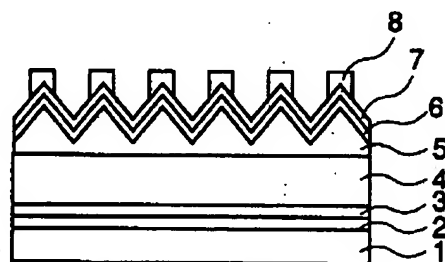
HA07

(54) 【発明の名称】 半導体素子、太陽電池素子及び半導体素子の製造方法

(57) 【要約】

【目的】 化学的手法を用いることなく簡便な方法で凹凸面を備える半導体素子を提供することを目的とする

【構成】 第1の結晶方位を有する第1の結晶系半導体4を備え、該第1の結晶系半導体4上に、前記第1の結晶方位とは異なる結晶方位に結晶が成長することにより表面が凹凸化された第2の結晶系半導体6を有することを特徴とする。



1:基板 2:第1電極 3:n層 4:第1層 5:第2層  
6:p層 7:第2電極 8:集電極

## 【特許請求の範囲】

【請求項1】 第1の結晶方位を有する第1の結晶系半導体層と、該第1の結晶系半導体層上に形成された、前記第1の結晶方位とは異なる結晶方位に結晶が成長することにより表面が凹凸化された第2の結晶系半導体層とを有することを特徴とする半導体素子。

【請求項2】 第1の結晶方位を有する第1の結晶系半導体層と、該第1の結晶系半導体層上に形成された、前記第1の結晶方位とは異なる結晶方位に結晶が成長することにより光入射面が凹凸化された第2の結晶系半導体層とを有することを特徴とする太陽電池素子。

【請求項3】 第1の結晶方位を有する第1の結晶系半導体層上に、前記第1の結晶方位とは異なる第2の結晶方位を有する第2の結晶系半導体層を成長させることにより、該第2の結晶系半導体層の表面を凹凸化する工程を備えることを特徴とする半導体素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、単結晶或いは多結晶等の結晶系半導体層を備える太陽電池素子等の半導体素子及びその製造方法に関する。

## 【0002】

【従来の技術】単結晶或いは多結晶等の結晶系半導体層を備える太陽電池素子にあっては、その太陽電池特性向上のために、光入射面にテクスチャ構造と呼ばれる凹凸面が形成されている。斯かる凹凸面は、従来エッチング溶液を用いた化学的エッチングにより形成されている。例えば単結晶Siの場合、NaOHやKOH等のアルカリ性溶液を用いた化学的エッチングにより、その表面に凹凸面が形成されている。

## 【0003】

【発明が解決しようとする課題】然し乍ら、上記のように化学的エッチングにより凹凸面を形成する場合には、エッチング溶液の管理や使用済のエッチング溶液の廃液処理設備等が必要となり、製造コストの増大を招いていた。

【0004】そこで、本発明は、斯かる化学的手法を用いることなく簡便な方法で凹凸面を備える太陽電池素子等の半導体素子及びその製造方法を提供することを目的とする。

## 【0005】

【課題を解決するための手段】本発明半導体素子は、第1の結晶方位を有する第1の結晶系半導体層と、該第1の結晶系半導体層上に形成された、前記第1の結晶方位とは異なる結晶方位に結晶が成長することにより表面が凹凸化された第2の結晶系半導体層とを有することを特徴とする。

【0006】また、本発明太陽電池素子は、第1の結晶方位を有する第1の結晶系半導体層と、該第1の結晶系半導体層上に形成された、前記第1の結晶方位とは異なる

結晶方位に結晶が成長することにより光入射面が凹凸化された第2の結晶系半導体層とを有することを特徴とする。

【0007】さらに、本発明半導体素子の製造方法は、第1の結晶方位を有する第1の結晶系半導体層上に、前記第1の結晶方位とは異なる第2の結晶方位を有する第2の結晶系半導体層を成長させることにより、該第2の結晶系半導体層の表面を凹凸化する工程を備えることを特徴とする。

## 【0008】

【発明の実施の形態】図1は、本発明の実施の形態に係る半導体素子の一例となる太陽電池素子の素子構造断面図である。同図において、1は基板であり例えばガラスからなる。2は該基板1上に形成された高反射性を有する導電膜からなる第1電極であり、例えばスパッタ法により形成された厚さ2 $\mu$ m程度のAg膜から構成することができる。3はn型の微結晶またはアモルファスシリコンからなる厚さ約300Åのn層であり、4は該n層上に形成された真性の多結晶シリコンからなる第1i層である。該第1i層4は例えばプラズマCVD法により形成され、形成条件を調整することによりその結晶方位が(111)方向とされている。

【0009】ここで、図2は、プラズマCVD法を用いて形成したシリコン膜の結晶性をX線回折により解析した結果を示す特性図である。尚、シリコン膜はガラス基板上に表1の形成条件を用いて2 $\mu$ m程度の厚さに形成した。

## 【0010】

## 【表1】

基板温度	210℃
反応ガス	SiH <sub>4</sub> : 10sccm H <sub>2</sub> : 200sccm
圧力	0.1~1.0 Torr
R.F電力	10~600W

【0011】同図において、縦軸は反応圧力であり横軸はRF電力である。図中、X線回折による解析の結果アモルファス構造を有するシリコン膜が得られた条件は黒丸で示している。また、結晶性を有するシリコン膜が得られた条件は、白抜き丸で示すと共に結晶方位をあわせて示している。

【0012】図2から、基板温度210℃、SiH<sub>4</sub>流量10sccm、H<sub>2</sub>流量200sccm、圧力0.3 Torrの条件においては、RF電力を20W未満とすることにより結晶方位が(110)方向の多結晶シリコン膜が得られ、またRF電力を600W以上とすることにより結晶方位が(111)方向の多結晶シリコンを得られることがわかる。また、他の条件が同一であれば、基板温度を高くすることにより結晶方位を(11

1) 方向から(110)方向に変化させることができることがわかっていて、さらに、反応圧力を高くする、或いは $\text{SiH}_4$ に対する $\text{H}_2$ の希釈率を低くすることにより、結晶方位を(111)方向から(110)方向に変化させることができる。このように、プラズマCVD法を用いて多結晶シリコン膜を形成する場合にあっては、その形成条件を調整することにより、結晶方位の異なる多結晶シリコンを得ることができるのである。

【0013】図1を参照して、第1 i 層4は前述の通り結晶方位が(111)方向の多結晶シリコンから構成されている。このため、その表面には、図3の要部拡大断面図に示す如く、結晶粒界に起因する微小な凹凸40が形成されている。この微小な凹凸40の斜面Aは、多結晶シリコンの結晶方位が(111)方向であることから(110)面となるものが存在する。

【0014】そこで、本発明にあっては第1 i 層4上に、結晶方位が(110)方向の多結晶シリコンからなる第2 i 層5を形成している。前述の様に、結晶方位が(110)方向の多結晶シリコンは、プラズマCVD法を用いてその形成条件を調整することにより形成することが

【0015】このように結晶方位が(111)方向の多結晶シリコンからなる第1 i 層4上に結晶方位が(110)方向の多結晶シリコンからなる第2 i 層5を形成すると、第2 i 層5の成長は、第1 i 層4表面に存在する凹凸40を成長核として該凹凸40の斜面A上から選択的に成長する。そして、このように斜面A上から第2 i 層5の成長が始まると、図3に示す如く、第2 i 層5は凹凸40の形状を反映して成長初期においては凹凸状に成長することとなる。そして、この凹凸状に成長する結晶粒5'、5'同士が互いに接すると横方向への成長が止まり、縦方向への成長が支配的となって次第に凹凸の大きさが小さくなる。従って、成長時間を適宜制御することにより、第2 i 層5の表面に所望の大きさの凹凸面を形成することが可能となる。例えば、本実施形態におけるような太陽電池素子においては、凹凸面の大きさを高さ数千Å、凹凸間の幅を数千Åとすることが好ましいので、第2 i 層5の表面に形成される凹凸面の大きさがこの大きくなったときに成長を停止させると良い。

【0016】そして、この第2 i 層5上にp型の微結晶または非晶質シリコンからなる厚さ約200Åのp層6、 $\text{SnO}_2$ 、ITO、 $\text{ZnO}$ 等の透明導電膜からなる第2電極7及びAg、Al等の導電材料からなる櫛形状の集電極8を設けることにより、本発明に係る半導体素子としての太陽電池素子が得られる。

【0017】以上の様に、本発明によれば、結晶方位が(111)方向の多結晶シリコンからなる第1 i 層4上に、結晶方位が(110)方向の多結晶シリコンを成長させることにより、従来の様に化学的エッチングを用いることなく表面が凹凸化された第2 i 層5を得ることが

できる。従って、従来のようにエッチング溶液の保守管理やエッチング廃液処理のための装置を不要とすることができるので、製造コストの低減を図ることができる。

【0018】尚、本実施形態にあっては結晶方位が(111)方向の多結晶シリコンからなる第1 i 層上に、結晶方位が(110)方向の多結晶シリコンからなる第2 i 層を形成したが、これとは逆に、結晶方位が(110)方向の多結晶シリコンからなる第1 i 層上に、結晶方位が(111)方向の多結晶シリコンからなる第2 i 層を形成しても良い。斯かる形態によれば、第1 i 層表面に存在する凹凸の斜面では結晶方向が(111)方向となるので、この凹凸を核として第2 i 層が成長し、その表面に凹凸面が形成されることとなる。

【0019】〈実施例〉本発明の実施例として、以下の様にして図1に示す太陽電池素子を製造した。

【0020】まず、基板1としてガラスを用い、この基板1上にスパッタ法を用いて厚さ約2μmのAg膜からなる第1電極2を形成した。そして、この第1電極2上にプラズマCVD法を用いてn型の微結晶シリコンからなる厚さ約300Åのn層3を形成した。

【0021】次に、プラズマCVD法を用い、基板温度150℃、 $\text{SiH}_4$ 流量20sccm、 $\text{H}_2$ 流量600sccm、圧力0.3Torr、RF電力100mW/cm<sup>2</sup>の条件で、前記n層3上に結晶方位が(111)方向の多結晶シリコンからなる厚さ約3μmの第1 i 層4を形成した。

【0022】次いで、該第1 i 層4上に、プラズマCVD法を用い、基板温度300℃、 $\text{SiH}_4$ 流量20sccm、 $\text{H}_2$ 流量300sccm、RF電力100mW/cm<sup>2</sup>の条件で、結晶方位が(110)方向の多結晶シリコンからなる第2 i 層5を成長させた。そして、表面に形成される凹凸面の大きさが6000Å程度となった時点で第2 i 層5の成長を停止した。

【0023】さらに、該第2 i 層5上にプラズマCVD法を用いてp型のアモルファスシリコンからなる厚さ約200Åのp層6、スパッタ法を用いてITOからなる厚さ約700Åの第2電極7、及びスクリーン印刷法によりAgからなる櫛形状の集電極8を順次形成することにより図1に示す構造の太陽電池素子を製造した。

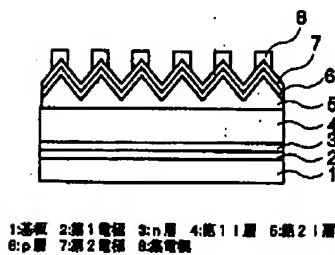
【0024】以上の様にして製造した太陽電池素子の太陽電池特性を測定したところ、約28mA/cm<sup>2</sup>の短絡電流が得られた。一方、第2 i 層5を備えない以外は実施例と同一の方法で製造した太陽電池素子の特性を測定したところ、22mA/cm<sup>2</sup>の短絡電流しか得られなかった。従って、本発明により太陽電池特性の向上に有効な凹凸面を備える太陽電池素子を提供することができた。

【0025】以上、本発明について説明したが、本発明は上記の実施の形態に記載した構造の太陽電池素子に限定されるものではない。例えば本発明を太陽電池素子に

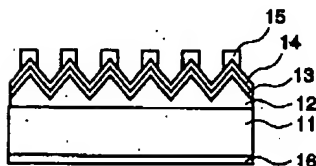
適用するにあたっては、以下のような構造の太陽電池素子に適用することもできる。

【0026】図4は本発明に係る別の実施の形態に係る半導体素子としての太陽電池素子の素子構造断面図であり、同図において11は結晶方位が(111)のn型の単結晶シリコンからなる基板であり、該基板1の一主面上にはプラズマCVD法により結晶方位が(110)方向のn型の多結晶シリコンからなるn層12が形成されている。本実施形態によれば基板11が単結晶シリコンからなるために結晶粒界が存在しないが、斯かる場合には基板11表面をAr, Xr, Xe等の希ガスのプラズマに晒すことにより該基板11表面に微小な凹凸を形成することができる。そして、この凹凸の斜面は前述の実施形態と同様(110)方向の結晶方位を有するので、上記n層12はこの凹凸を核として成長し、ピラミッド状の凹凸面が形成される。そして、この凹凸面上にp型の非晶質シリコンからなるp層13、ITOからなる厚さ約700Åの第2電極14及びAgからなる櫛形状の集電極15が形成される。また、基板11の他主面上にはAlからなる第1電極16が形成されている。斯かる構成においても、n層12の表面に凹凸面が形成されているので、太陽電池特性を向上することができる。また、上記n層12とp層13との間に、さらに厚さ約100Åの真性非晶質シリコンからなるi層を設けることで、太陽電池特性の一層の向上を図ることができる。加

【図1】



【図4】



えて、基板11と第1電極16との接触界面にn<sup>+</sup>層を設けることによってBSF効果によりさらに太陽電池特性の向上を図ることができる。

【0027】また、本発明は太陽電池に限らず、凹凸構造を備える他の半導体素子にも適用できることはいうまでもない。

【0028】

【発明の効果】以上説明した如く、本発明によれば、化学的エッチングを用いることなく凹凸面を有する半導体素子を提供することができる。従って、溶液の保守管理やエッチング廃液処理のための装置を不要とすることができるので、製造コストの低減を図ることができる。

【図面の簡単な説明】

【図1】本発明半導体素子の一例となる太陽電池素子の素子構造断面図である。

【図2】プラズマCVD法により形成したシリコン膜の結晶性を示す特性図である。

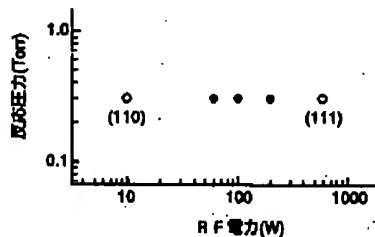
【図3】図1の太陽電池素子の要部拡大断面図である。

【図4】本発明の他の実施の形態に係る太陽電池素子の素子構造断面図である。

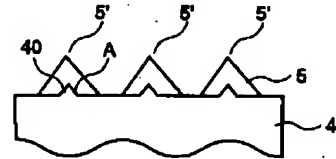
【符号の説明】

1…基板、2…第1電極、3…n層、4…第1i層、5…凹凸、6…第2i層、7…p層、8…第2電極、9…集電極

【図2】



【図3】



PAT-NO: JP02001068708A

DOCUMENT-IDENTIFIER: JP 2001068708 A

TITLE: SEMICONDUCTOR ELEMENT, SOLAR-BATTERY  
ELEMENT AND  
MANUFACTURE OF THE SEMICONDUCTOR  
ELEMENT

PUBN-DATE: March 16, 2001

INVENTOR-INFORMATION:

NAME

ISOMURA, MASAO

COUNTRY

N/A

ASSIGNEE-INFORMATION:

NAME

SANYO ELECTRIC CO LTD

COUNTRY

N/A

APPL-NO: JP11243359

APPL-DATE: August 30, 1999

INT-CL (IPC): H01L031/04, H01L021/205

ABSTRACT:

PROBLEM TO BE SOLVED: To obtain a semiconductor element having an irregular surface without using any chemical method, by forming a first-crystal-based semiconductor layer having a first crystal orientation, and by forming on the first-crystal-based semiconductor layer a second-crystal-based semiconductor layer whose crystal is grown in a different crystal orientation from the first crystal orientation.

SOLUTION: A first i-layer 4 is formed out of a polycrystalline silicon

having its crystal orientation of (111). Therefore, very fine protrusions 40 caused by grain boundaries are formed on the surface of the layer 4. Since the crystal orientation of the polycrystalline silicon is (111), the very fine protrusions 40 having their inclined surfaces A equal to (110) plane can exist on the surface of the layer 4. As a result, a second i-layer 5 made of a polycrystalline silicon having its crystal orientation of (110) is formed on the first i-layer 4. In this way, a semiconductor element having an irregular surface is obtained without using any chemical etching. Therefore, since the maintenance and management of solutions and the apparatus for processing waste etching liquid can be made unnecessary, the manufacturing cost of a semiconductor element can be reduced.

COPYRIGHT: (C)2001,JPO